

VARIABLE ATTENUATOR

Patent number: JP2003309454
 Publication date: 2003-10-31
 Inventor: TANIGUCHI EIJI; SAWAUMI CHIEMI; SUEMATSU KENJI; MAEDA KENICHI; IKUSHIMA TAKAYUKI
 Applicant: MITSUBISHI ELECTRIC CORP
 Classification:
 - international: **H03H11/24; H03H11/02**; (IPC1-7): H03H11/24; H03H11/20
 - european: H03H11/24A
 Application number: JP20020111732 20020415
 Priority number(s): JP20020111732 20020415

Also published as:

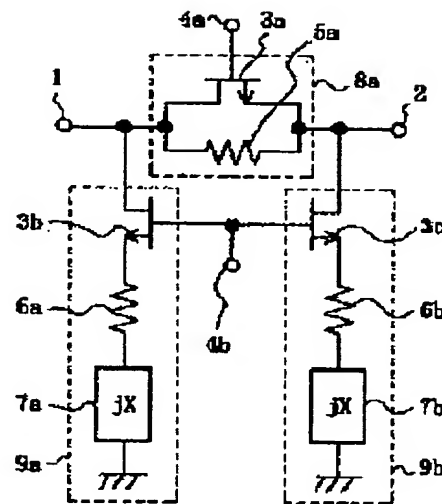
 WO03088477 (A1)

Report a data error here

Abstract of JP2003309454

PROBLEM TO BE SOLVED: To provide a variable attenuator capable of reducing pass band phase fluctuations of a high frequency signal transmitted from an input terminal to an output terminal at passing amplitude switching.
SOLUTION: The variable attenuator comprises: a series circuit section 8a including a switching transistor 3a and a series resistor 5a in parallel connection; a first parallel circuit section 9a including a switching transistor 3b and a parallel resistor 6a in series connection; and a second parallel circuit section 9b including a switching transistor 3c and a parallel resistor 6b in series connection, and varies the amplitude of a high frequency signal received from an input terminal 1 and outputs the result to an output terminal 2. Phase correction reactance elements 7a, 7b are provided to at least one of the first and second parallel circuit sections 9a, 9b to correct a passing phase difference of the high frequency signal from the input terminal 1 to the output terminal 2.

COPYRIGHT: (C)2004,JPO



1: 入力端子
 2: 出力端子
 3a, 3b, 3c: スイッチ用トランジスタ
 4a, 4b: 制御端子
 5a: 直列抵抗
 6a, 6b: 並列抵抗
 7a, 7b: 位相補正用リアクタンス素子
 8a: 直列回路部
 9a, 9b: 並列回路部

Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2003-309454

(P2003-309454A)

(43)公開日 平成15年10月31日(2003.10.31)

(51)Int.Cl. ⁷	識別記号	F I	テ-マコ-ド [*] (参考)
H 0 3 H 11/24		H 0 3 H 11/24	B 5 J 0 9 8
11/20		11/20	A

審査請求 未請求 請求項の数 8 O L (全 10 頁)

(21)出願番号 特願2002-111732(P2002-111732)

(22)出願日 平成14年4月15日(2002.4.15)

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 谷口 英司

東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72)発明者 澤海 千恵美

東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(74)代理人 100102439

弁理士 宮田 金雄 (外1名)

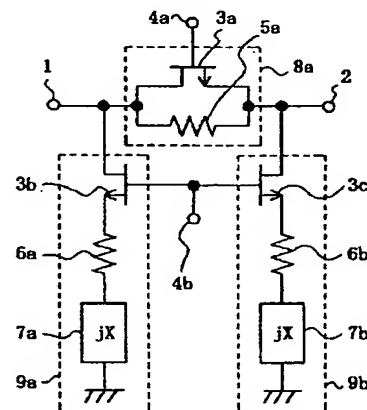
最終頁に続く

(54)【発明の名称】 可変減衰器

(57)【要約】

【課題】 入力端子から出力端子に送信する高周波信号の通過振幅切替時の通過位相変動を減ずることができる可変減衰器を提供する。

【解決手段】 並列接続されたスイッチ用トランジスタ3aと直列抵抗5aとを有する直列回路部8aと、直列接続されたスイッチ用トランジスタ3bと並列抵抗6aとを有する第1の並列回路部9aと、直列接続されたスイッチ用トランジスタ3cと並列抵抗3cとを有する第2の並列回路部9bとにより構成され、入力端子1より入力された高周波信号の振幅を変え出力端子2に出力する可変減衰器において、第1の並列回路部9aと第2の並列回路部9bとの少なくとも一方に、入力端子1から出力端子2に送信する高周波信号の通過位相を補正する位相補正用リアクタンス素子7a、7bを備える。



- 1: 入力端子
- 2: 出力端子
- 3a, 3b, 3c: スイッチ用トランジスタ
- 4a, 4b: 制御端子
- 5a: 直列抵抗
- 6a, 6b: 並列抵抗
- 7a, 7b: 位相補正用リアクタンス素子
- 8a: 直列回路部
- 9a, 9b: 並列回路部

【特許請求の範囲】

【請求項 1】 並列接続された第 1 のスイッチ用トランジスタと第 1 の抵抗とを有する直列回路部と、直列接続された第 2 のスイッチ用トランジスタと第 2 の抵抗とを有する第 1 の並列回路部と、直列接続された第 3 のスイッチ用トランジスタと第 3 の抵抗とを有する第 2 の並列回路部とにより構成され、入力端子より入力された高周波信号の振幅を変えし出力端子に出力する可変減衰器において、

前記第 1 の並列回路部と前記第 2 の並列回路部との少なくとも一方に、前記入力端子から前記出力端子に送信する高周波信号の通過位相差を補正する位相補正用リアクタンス素子を備えたことを特徴とする可変減衰器。

【請求項 2】 前記位相補正用リアクタンス素子は、前記第 2 の抵抗とグラウンドとの間又は前記第 3 の抵抗とグラウンドとの間に接続するか、あるいは前記第 2 のスイッチ用トランジスタと前記第 2 の抵抗との間又は前記第 3 のスイッチ用トランジスタと前記第 3 の抵抗との間に接続することを特徴とする請求項 1 記載の可変減衰器。

【請求項 3】 前記位相補正用リアクタンス素子は、前記第 1 のスイッチ用トランジスタと前記第 1 の抵抗との少なくとも一端と接続することを特徴とする請求項 1 記載の可変減衰器。

【請求項 4】 前記位相補正用リアクタンス素子と並列に接続され、直流動作点の不定状態を回避する直流動作点決定用抵抗を備えたことを特徴とする請求項 1 乃至請求項 3 のいずれかに記載の可変減衰器。

【請求項 5】 並列接続された第 1 のスイッチ用トランジスタと第 1 の抵抗とを有する第 1 の直列回路部と、並列接続された第 2 のスイッチ用トランジスタと第 2 の抵抗とを有する第 2 の直列回路部と、直列接続された第 3 のスイッチ用トランジスタと第 3 の抵抗とを有する並列回路部とにより構成され、入力端子より入力された高周波信号の振幅を変えし出力端子に出力する可変減衰器において、

前記並列回路部に前記入力端子から前記出力端子に送信する高周波信号の通過位相差を補正する位相補正用リアクタンス素子を備えたことを特徴とする可変減衰器。

【請求項 6】 前記位相補正用リアクタンス素子は、前記第 3 の抵抗とグラウンドとの間に接続するか、あるいは前記第 3 のスイッチ用トランジスタと前記第 3 の抵抗との間に接続することを特徴とする請求項 5 記載の可変減衰器。

【請求項 7】 前記位相補正用リアクタンス素子は、前記第 1 のスイッチ用トランジスタと前記第 2 のスイッチ用トランジスタと前記第 1 の抵抗と前記第 2 の抵抗との少なくとも一端と接続することを特徴とする請求項 5 記載の可変減衰器。

【請求項 8】 前記位相補正用リアクタンス素子と並列に接続され、直流動作点の不定状態を回避する直流動作

点決定用抵抗を備えたことを特徴とする請求項 5 乃至請求項 7 のいずれかに記載の可変減衰器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、通過振幅切替時に生じる通過位相差を、通過位相補正用リアクタンス素子を設けることにより、通過位相差を減じることができる可変減衰器に関するものである。

【0002】

【従来の技術】図 12 は、例えば、1999 年電子情報通信学会総合大会予稿集に記載の従来の可変減衰器の構成図である。この可変減衰器は、図 12 に示すように抵抗及びスイッチ用トランジスタのみで構成されるものである。

【0003】図 12 において、1 は高周波信号の入力端子、2 は高周波信号の出力端子、3 a、3 b、3 c はスイッチ用トランジスタ、4 a、4 b は通過振幅切替のためスイッチ用トランジスタ 3 a、3 b、3 c のオン／オフを制御する制御端子、5 a は直列抵抗、6 a、6 b は並列抵抗、8 はスイッチ用トランジスタ 3 a 及び直列抵抗 5 a からなる直列回路部、9 a はスイッチ用トランジスタ 3 b、並列抵抗 6 a からなる第 1 の並列回路部、9 b はスイッチ用トランジスタ 3 c、並列抵抗 6 b からなる第 2 の並列回路部、15 は電源端子、16 a、16 b、16 c はスイッチ用トランジスタ 3 a、3 b、3 c にそれぞれ接続されるゲート抵抗、17 は制御端子 4 a から印加される制御信号を反転するインバータ、18 は直列回路部 8、並列回路部 9 a、9 b、ゲート抵抗 16 a、16 b、16 c、インバータ 17 より構成される単ビット可変減衰器である。

【0004】次に、動作について示す。図 12 に示す従来の可変減衰器は、入力端子 1 より入力された高周波信号の振幅を単ビット可変減衰器 5 つから構成される 5 ビット可変減衰器により、32 状態に振幅値を切り替えて出力端子 2 より出力するものである。ここでは、本発明に関わる可変減衰器との比較を容易にするため、単ビット可変減衰器 18 について説明する。従来の可変減衰器は、この単ビット可変減衰器 18 の組み合わせのため、単ビット可変減衰器 18 のみについて述べることで本発明に関わる可変減衰器との比較は可能である。

【0005】単ビット可変減衰器 18 においては、制御端子 4 a、4 b から印加された制御信号は、そのままスイッチ用トランジスタ 3 b、3 c に入力されるとともに、インバータ 17 を介して、反転した信号がスイッチ用トランジスタ 3 a に入力され、3 a と、3 b 及び 3 c がそれぞれオン／オフすることにより、入力端子 1 より入力された高周波信号の振幅を変えさせるものである。基準状態、すなわちスイッチ用トランジスタ 3 a がオン状態で、3 b 及び 3 c がオフ状態の時、入力端子 1 より入力された高周波信号はスイッチ用トランジスタ 3 a が

呈するオン抵抗が非常に小さいとし、3b及び3cが呈するオフ容量が非常に小さいとするならば、ほとんど減衰することなく単ビット可変減衰器18を通過する。

【0006】一方、減衰状態、すなわちスイッチ用トランジスタ3aがオフ状態で、3b及び3cがオン状態の時、入力端子1より入力された高周波信号はスイッチ用トランジスタ3aが呈するオフ容量が非常に小さいとし、3b及び3cが呈するオン抵抗が非常に小さいとするならば、直列抵抗5a、並列抵抗6a及び6cからなる π 形減衰器と見なすことができ、入力端子1から入力された高周波信号は、 π 形減衰器を構成する直列抵抗5a、並列抵抗6a及び6cにより設定される減衰量で減衰するものである。

【0007】

【発明が解決しようとする課題】上記のような従来の可変減衰器では、スイッチ用トランジスタによる通過振幅切替時に、トランジスタが有するオフ時の容量成分や寄生成分（トランジスタ製造における技術的制約から生じる寄生素子）、あるいはIC化した場合における伝送線路の長さの経路差により、通過位相の変動が生じるという問題点がある。この発明は、上記のような課題を解決するためになされたものであり、通過振幅切替時の通過位相変動を減ずることができる可変減衰器を実現することを目的とする。

【0008】

【課題を解決するための手段】第1の発明は、並列接続された第1のスイッチ用トランジスタと第1の抵抗とを有する直列回路部と、直列接続された第2のスイッチ用トランジスタと第2の抵抗とを有する第1の並列回路部と、直列接続された第3のスイッチ用トランジスタと第3の抵抗とを有する第2の並列回路部とにより構成され、入力端子より入力された高周波信号の振幅を変えし出力端子に出力する可変減衰器において、前記第1の並列回路部と前記第2の並列回路部との少なくとも一方に、前記入力端子から前記出力端子に送信する高周波信号の通過位相差を補正する位相補正用リアクタンス素子を備えたものである。

【0009】第2の発明は、前記第2の抵抗とグランドとの間又は前記第3の抵抗とグランドとの間に接続するか、あるいは前記第2のスイッチ用トランジスタと前記第2の抵抗との間又は前記第3のスイッチ用トランジスタと前記第3の抵抗との間に接続する位相補正用リアクタンス素子を備えたものである。

【0010】第3の発明は、前記第1のスイッチ用トランジスタと前記第1の抵抗との少なくとも一端と接続する位相補正用リアクタンス素子を備えたものである。

【0011】第4の発明は、前記位相補正用リアクタンス素子と並列に接続され、直流動作点の不定状態を回避する直流動作点決定用抵抗を備えたものである。

【0012】第5の発明は、並列接続された第1のスイ

ッチ用トランジスタと第1の抵抗とを有する第1の直列回路部と、並列接続された第2のスイッチ用トランジスタと第2の抵抗とを有する第2の直列回路部と、直列接続された第3のスイッチ用トランジスタと第3の抵抗とを有する並列回路部とにより構成され、入力端子より入力された高周波信号の振幅を変えし出力端子に出力する可変減衰器において、前記並列回路部に前記入力端子から前記出力端子に送信する高周波信号の通過位相差を補正する位相補正用リアクタンス素子を備えたものである。

【0013】第6の発明は、前記第3の抵抗とグランドとの間に接続するか、あるいは前記第3のスイッチ用トランジスタと前記第3の抵抗との間に接続する位相補正用リアクタンス素子を備えたものである。

【0014】第7の発明は、前記位相補正用リアクタンス素子は、前記第1のスイッチ用トランジスタと前記第2のスイッチ用トランジスタと前記第1の抵抗と前記第2の抵抗との少なくとも一端と接続する位相補正用リアクタンス素子を備えたものである。

【0015】第8の発明は、前記位相補正用リアクタンス素子と並列に接続され、直流動作点の不定状態を回避する直流動作点決定用抵抗を備えたものである。

【0016】

【発明の実施の形態】実施の形態1. 図1は、この発明の実施の形態1の可変減衰器の構成図（回路図）である。図1において、1は高周波信号の入力端子、2は高周波信号の出力端子、3a、3b、3cはスイッチ用トランジスタ、4a、4bは通過振幅切替のためスイッチ用トランジスタ3a、3b、3cのオン/オフを制御する制御端子、5aは直列抵抗、6a、6bは並列抵抗、7a、7bは位相補正用リアクタンス素子、8aはスイッチ用トランジスタ3a及び直列抵抗5aからなる直列回路部、9aはスイッチ用トランジスタ3b、並列抵抗6a及び位相補正用リアクタンス素子7aからなる第1の並列回路部、9bはスイッチ用トランジスタ3c、並列抵抗6b及び位相補正用リアクタンス素子7bからなる第2の並列回路部である。

【0017】次に、動作及び効果について説明する。本実施の形態の可変減衰器は、制御端子4a及び4bから印加される制御信号によりスイッチ用トランジスタ3a、3b、3cをオン/オフすることにより、入力端子1より入力された高周波信号の振幅を変えし、出力端子2より取り出すものである。

【0018】図2は、スイッチ用トランジスタ3aがオン状態、スイッチ用トランジスタ3b及び3cがオフ状態である可変減衰器の基準状態の等価回路図である。図3は、スイッチ用トランジスタ3aがオフ状態、スイッチ用トランジスタ3b及び3cがオン状態である可変減衰器の減衰状態の等価回路図である。

【0019】図2において、10aはオン状態のスイ

チ用トランジスタ 3 a のオン抵抗、11 b、11 c はそれぞれオフ状態のスイッチ用トランジスタ 3 b 及び 3 c のオフ容量である。ここで、オン抵抗 10 a は理想的には無視できるほど小さく、オフ容量 11 b、11 c は無視できるほど小さいとすると、入力端子 1 より入力された高周波信号の振幅はほとんど減衰することなく出力端子 2 から出力される。

【0020】一方、図 3 においても同様に、オフ容量 11 a は無視できるとほど小さく、オン抵抗 10 b、10 c は理想的に無視できるほど小さいとし、位相補正用リアクタンス素子 7 a、7 b が無いとすると、図 3 に示す回路は直列抵抗 5 a、並列抵抗 6 a 及び 6 b からなる π 形減衰器と見なすことができ、入力端子 1 から入力された高周波信号は、 π 形減衰器を構成する直列抵抗 5 a、並列抵抗 6 a 及び 6 b により設定される減衰量で減衰し、出力端子 2 より出力される。

【0021】所望の周波数が高い場合には、オフ容量 11 a、11 b、11 c による通過位相変動が無視できず、図 2 に示す基準状態及び図 3 に示す減衰状態において通過位相差が生じる。この時、位相補正用リアクタンス素子 7 a、7 b を並列回路部 9 a 及び 9 b に接続することにより、基準状態の位相をほとんど変化させることなく減衰状態の位相を調整することが可能である。

【0022】図 4 は、位相補正用リアクタンス素子 7 a、7 b として位相補正用インダクタ 12 a、12 b を接続した等価回路図である。図 5 は、位相補正用リアクタンス素子 7 a、7 b として位相補正用キャパシタ 13 a、13 b を接続した等価回路図である。基準状態の位相が減衰状態に比べ進んでいる場合には、図 4 に示すように位相補正用リアクタンス素子 7 a、7 b として位相補正用インダクタ 12 a、12 b を、遅れている場合には、図 5 に示すように位相補正用キャパシタ 13 a、13 b を接続することにより、通過位相差を補正することができる。

【0023】このように、本実施の形態によれば、制御端子 4 a 及び 4 b から印加される制御信号によりスイッチ用トランジスタ 3 a、3 b、3 c をオン／オフし、これにより入力端子 1 から入力された高周波信号の振幅を可変させることができると共に、入力端子 1 から出力端子 2 に送信する高周波信号の通過位相差を補正することができるので、入力端子 1 から入力された高周波信号の通過振幅切替時に発生する通過位相変動を減ずることができる。

【0024】なお、ここでは第 1 の並列回路部 9 a 及び第 2 の並列回路部 9 b の両方に位相補正用リアクタンス素子 7 a、7 b を接続しているが、少なくともどちらか一方に接続することで通過位相差の補正は可能である。また、ここでは位相補正用リアクタンス素子 7 a、7 b を、並列抵抗 6 a、6 b とグランドの間に接続しているが、スイッチ用トランジスタ 3 b、3 c と並列抵抗 6

a、6 b の間に接続してもよい。さらに、ここではオフ容量 11 a、11 b、11 c による通過位相変動について述べたが、スイッチ用トランジスタの寄生成分、IC 化した場合における伝送線路により生じる通過位相差も補正することが可能である。

【0025】実施の形態 2. 図 6 は、この発明の実施の形態 2 の可変減衰器の構成図（回路図）である。図 6 において、直列回路部 8 a は、スイッチ用トランジスタ 3 a と直列抵抗 5 a と位相補正用リアクタンス素子 7 a、7 b とからなる。また、第 1 の並列回路部 9 a は、スイッチ用トランジスタ 3 b と並列抵抗 6 a とからなり、第 2 の並列回路部 9 b は、スイッチ用トランジスタ 3 c と並列抵抗 6 b とからなる。

【0026】動作は、基本的に実施の形態 1 と同様であり、位相補正用リアクタンス素子 7 a、7 b を、直列回路部 8 a を構成する直列抵抗 5 a に直列に接続した点が異なる。ここでは、基準状態の位相が減衰状態に比べ進んでいる場合には、位相補正用リアクタンス素子として位相補正用キャパシタを、遅れている場合には位相補正用インダクタを接続することにより、実施の形態 1 と同様の効果が得られる。なお、ここでは直列抵抗 5 a の両端に位相補正用リアクタンス素子 7 a、7 b を接続しているが、少なくともどちらか一方に接続されていればよい。

【0027】図 7 は、実施の形態 2 の可変減衰器の他の構成図（回路図）である。図 7 に示すように、スイッチ用トランジスタ 3 a に位相補正用リアクタンス素子 7 a、7 b を接続しても同様の効果が得られる。この場合には、基準状態の位相が減衰状態に比べ進んでいる場合には、位相補正用リアクタンス素子として位相補正用キャパシタを、遅れている場合には位相補正用インダクタを接続する。この時も、スイッチ用トランジスタ 3 a の両端に位相補正用リアクタンス素子 7 a、7 b を接続しているが、少なくともどちらか一方に接続されていればよい。

【0028】なお、図 6 では直列抵抗 5 a の両端の少なくともどちらか一方に位相補正用リアクタンス素子 7 a、7 b が接続され、図 7 ではスイッチ用トランジスタ 3 a の両端の少なくともどちらか一方に位相補正用リアクタンス素子 7 a、7 b が接続された場合について説明したが、直列抵抗 5 a の両端とスイッチ用トランジスタ 3 a の両端の全て又はどこか一端に位相補正用リアクタンス素子が接続されても同様の効果を得ることができる。

【0029】実施の形態 3. 図 8 は、この発明の実施の形態 3 の可変減衰器の構成図（回路図）である。図 8 において、8 a は第 1 の直列回路部、8 b は第 2 の直列回路部である。第 1 の直列回路部 8 a はスイッチ用トランジスタ 3 a と直列抵抗 5 a とからなり、第 2 の直列回路部 8 b はスイッチ用トランジスタ 3 d と直列抵抗 5 b と

からなる。また、第1の並列回路部9aはスイッチ用トランジスタ3bと並列抵抗6aと位相補正用リアクタンス素子7aとからなる。

【0030】動作及び効果は基本的に実施の形態1と同様であり、直列回路部8a、8bを2つとし、並列回路部9aを1つとしたT形可変減衰器とした点異なる。なお、ここでは位相補正用リアクタンス素子7aを、並列抵抗6aとグラウンドの間に接続しているが、スイッチ用トランジスタ3bと並列抵抗6aとの間に接続してもよい。

【0031】実施の形態4。図9は、この発明の実施の形態4の可変減衰器の構成図（回路図）である。図9において、第1の直列回路部8aは、スイッチ用トランジスタ3aと直列抵抗5aと位相補正用リアクタンス素子7a、7bとからなり、第2の直列回路部8bは、スイッチ用トランジスタ3dと直列抵抗5bと位相補正用リアクタンス素子7c、7dとからなる。また、第1の並列回路部9aはスイッチ用トランジスタ3bと並列抵抗6aとからなる。

【0032】動作及び効果は基本的に実施の形態3と同様であり、位相補正用リアクタンス素子7a、7b、7c、7dを、直列回路部8a及び8bを構成する直列抵抗5a及び5bにそれぞれ直列に接続した点異なる。なお、ここでは直列抵抗5aの両端に位相補正用リアクタンス素子7a、7bを、直列抵抗5bのそれぞれ両端に位相補正用リアクタンス素子7c、7dを接続しているが、少なくともこれら4つの位相補正用リアクタンス素子7a、7b、7c、7dの1つが接続されていればよい。

【0033】図10は、実施の形態4の可変減衰器の他の構成図（回路図）である。図10に示すように、スイッチ用トランジスタ3a及び3dに位相補正用リアクタンス素子を接続しても同様の効果が得られる。この時も、スイッチ用トランジスタ3aの両端に位相補正用リアクタンス素子7a、7bを、スイッチ用トランジスタ3dのそれぞれ両端に位相補正用リアクタンス素子7c、7dを接続しているが、少なくともこれら4つの位相補正用リアクタンス素子7a、7b、7c、7dの1つが接続されていればよい。

【0034】なお、図9では直列抵抗5aの両端に位相補正用リアクタンス素子7a、7bが、直列抵抗5bのそれぞれ両端に位相補正用リアクタンス素子7c、7dが接続され、図10ではスイッチ用トランジスタ3aの両端に位相補正用リアクタンス素子7a、7bが、スイッチ用トランジスタ3dのそれぞれ両端に位相補正用リアクタンス素子7c、7dが接続された場合について説明したが、直列抵抗5a、5b、スイッチ用トランジスタ3a、3dの全ての両端に、上記の接続関係のとおり位相補正用リアクタンス素子7a、7b、7c、7dが接続されても同様の効果を得ることができる。

【0035】実施の形態5。図11は、この発明の実施の形態5の可変減衰器の構成図（回路図）である。図11において、14a、14b、14c、14dは直流動作点決定用抵抗である。直列回路部8aは、スイッチ用トランジスタ3aと直列抵抗5aとからなる。また、第1の並列回路部9aは、スイッチ用トランジスタ3bと並列抵抗6aと直流動作点決定用抵抗14a、14bとからなり、第2の並列回路部9bは、スイッチ用トランジスタ3cと並列抵抗6bと直流動作点決定用抵抗14c、14dとからなる。

【0036】実施の形態1～4において、並列回路部を構成するスイッチ用トランジスタ3b、3c及び並列抵抗6a、6bの接続部は、スイッチ用トランジスタ3b、3cがオフ状態でオフ容量を呈する時、及び位相補正用リアクタンス素子7a、7bがキャパシタンスの場合、直流動作点が定まらず直流的に不安定な状態になり、実使用では不具合を生じる可能性がある。

【0037】これに対し、直流動作点決定用抵抗14a、14cをスイッチ用トランジスタ3b、3cに、直流動作点決定用抵抗14b、14dを位相補正用リアクタンス素子7a、7bにそれぞれ並列に接続することにより、これら直流動作点決定用抵抗の抵抗値をスイッチ用トランジスタ3b、3cのオン抵抗及び位相補正用リアクタンス素子の所望周波数におけるインピーダンスに比べ十分大きくすることにより、所望周波数における動作にはほとんど影響を与えることなく、このような直流動作点の不安定状態を避けることができる。

【0038】なお、図11では実施の形態1に適用した場合を示したが、実施の形態2～4に適用しても同様の効果が得られる。ただし、実施の形態2及び4においては、位相補正用リアクタンス素子は直列回路部に接続されているため、直流動作点決定用抵抗はスイッチ用トランジスタ3a（実施の形態2の図6の場合）又はスイッチ用トランジスタ3a、3d（実施の形態4の図9の場合）に接続すればよい。また実施の形態1及び3においては位相補正用リアクタンス素子がインダクタの場合には、同様に直流動作点決定用抵抗はスイッチ用トランジスタ3b、3c（実施の形態1の図1の場合）又はスイッチ用トランジスタ3b（実施の形態3の図8の場合）に接続すればよい。

【0039】

【発明の効果】この発明は、以上説明したように構成されているので、以下に示すような効果を奏する。

【0040】第1、第2の発明では、並列接続された第1のスイッチ用トランジスタと第1の抵抗とを有する直列回路部と、直列接続された第2のスイッチ用トランジスタと第2の抵抗とを有する第1の並列回路部と、直列接続された第3のスイッチ用トランジスタと第3の抵抗とを有する第2の並列回路部とにより構成され、入力端子より入力された高周波信号の振幅を可変し出力端子に

出力する可変減衰器において、第1の並列回路部と第2の並列回路部との少なくとも一方に、入力端子から出力端子に送信する高周波信号の通過位相差を補正する位相補正用リアクタンス素子を備えることにより、高周波信号の通過位相差を補正することができるので、通過振幅切替時に発生する通過位相変動を減ずることができる。

【0041】第3の発明では、位相補正用リアクタンス素子が、第1のスイッチ用トランジスタと第1の抵抗との少なくとも一端と接続することにより、高周波信号の通過位相差を補正することができるので、通過振幅切替時に発生する通過位相変動を減ずることができる。

【0042】第4、第8の発明では、位相補正用リアクタンス素子と並列に接続され、直流動作点の不定状態を回避する直流動作点決定用抵抗を備えたことにより、直流動作点の不安定状態を避けることができる。

【0043】第5、第6の発明では、並列接続された第1のスイッチ用トランジスタと第1の抵抗とを有する第1の直列回路部と、並列接続された第2のスイッチ用トランジスタと第2の抵抗とを有する第2の直列回路部と、直列接続された第3のスイッチ用トランジスタと第3の抵抗とを有する並列回路部とにより構成され、入力端子より入力された高周波信号の振幅を変え出力端子に出力する可変減衰器において、並列回路部に入力端子から出力端子に送信する高周波信号の通過位相差を補正する位相補正用リアクタンス素子を備えることにより、高周波信号の通過位相差を補正することができるので、通過振幅切替時に発生する通過位相変動を減ずることができる。

【0044】第7の発明では、位相補正用リアクタンス素子は、第1のスイッチ用トランジスタと第2のスイッ

10

20

30

チ用トランジスタと第1の抵抗と第2の抵抗との少なくとも一端と接続することにより、高周波信号の通過位相差を補正することができるので、通過振幅切替時に発生する通過位相変動を減ずることができる。

【図面の簡単な説明】

【図1】 実施の形態1の可変減衰器の構成図。

【図2】 実施の形態1における可変減衰器の基準状態の等価回路図。

【図3】 実施の形態1における可変減衰器の減衰状態の等価回路図。

【図4】 実施の形態1において位相補正用リアクタンス素子7a、7bとして位相補正用インダクタ12a、12bを接続した等価回路図。

【図5】 実施の形態1において位相補正用リアクタンス素子7a、7bとして位相補正用キャパシタ13a、13bを接続した等価回路図。

【図6】 実施の形態2の可変減衰器の構成図。

【図7】 実施の形態2の可変減衰器の他の構成図。

【図8】 実施の形態3の可変減衰器の構成図。

【図9】 実施の形態4の可変減衰器の構成図。

【図10】 実施の形態4の可変減衰器の他の構成図。

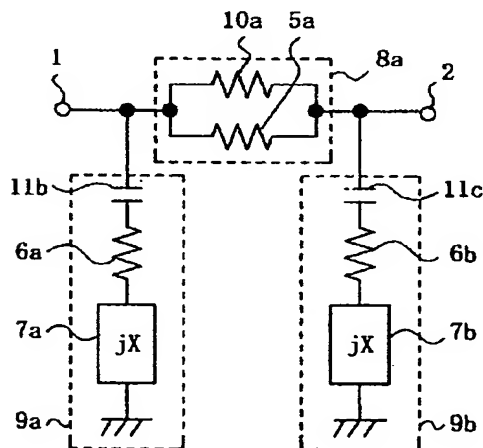
【図11】 実施の形態5の可変減衰器の構成図。

【図12】 従来の可変減衰器の構成図。

【符号の説明】

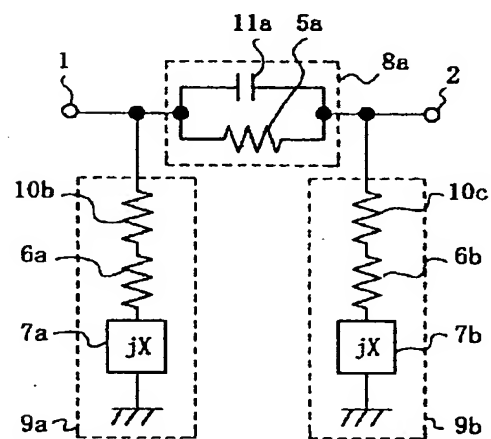
1 入力端子、2 出力端子、3a、3b、3c スイッチ用トランジスタ、4a、4b 制御端子、5a 直列抵抗、6a、6b 並列抵抗、7a、7b 位相補正用リアクタンス素子、8a 直列回路部、9a 第1の並列回路部、9b 第2の並列回路部。

【図2】



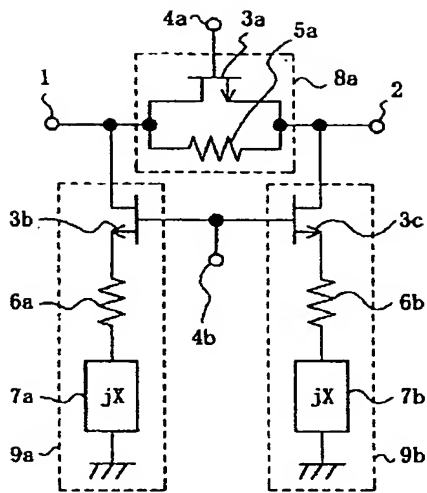
10a:オン抵抗
11b, 11c:オフ容量

【図3】



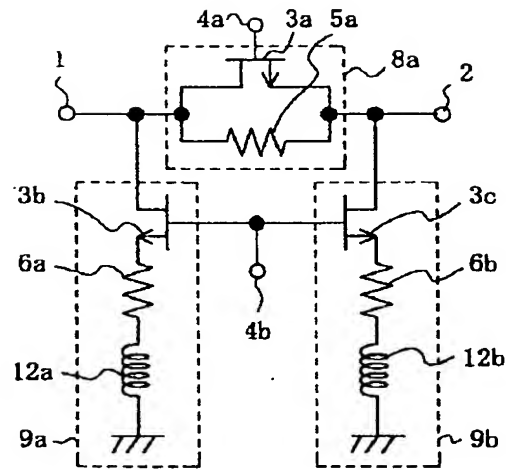
10b, 10c:オン抵抗
11a:オフ容量

【図1】



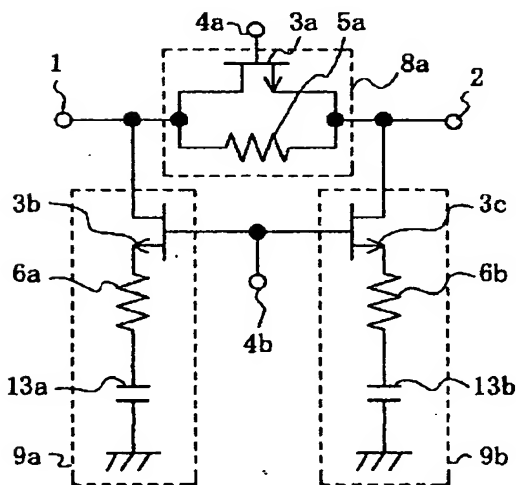
- 1: 入力端子
 2: 出力端子
 3a, 3b, 3c: スイッチ用トランジスタ
 4a, 4b: 制御端子
 5a: 直列抵抗
 6a, 6b: 並列抵抗
 7a, 7b: 位相補正用リアクタンス素子
 8a: 直列回路部
 9a, 9b: 並列回路部

【図4】



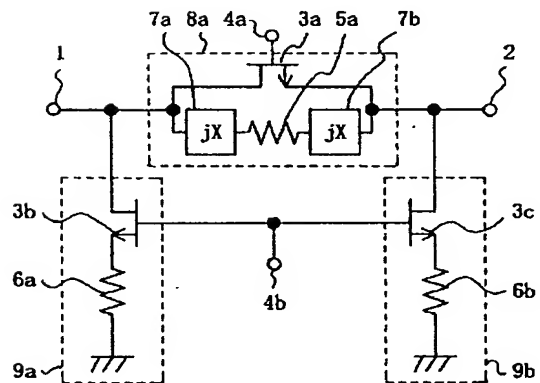
12a, 12b: 位相補正用インダクタ

【図5】

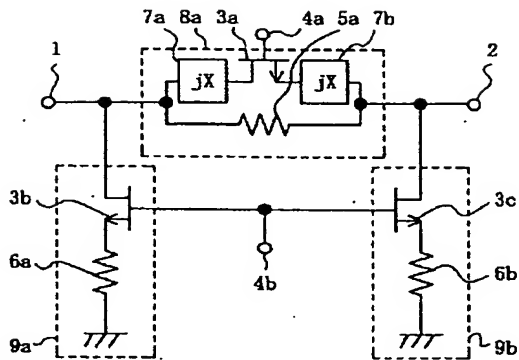


13a, 13b: 位相補正用キャパシタ

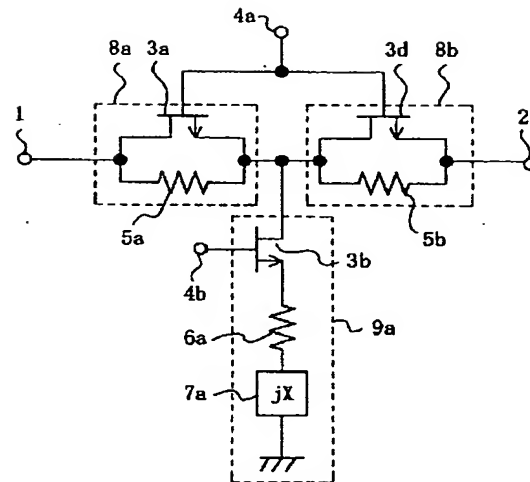
【図6】



【図7】

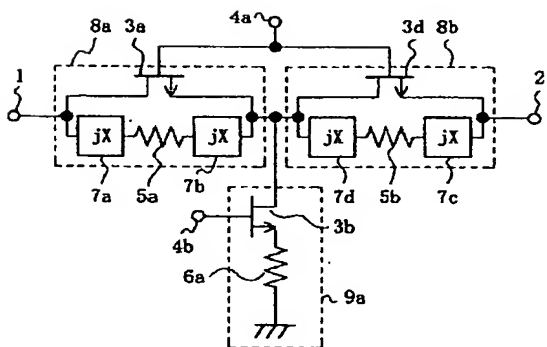


【図8】



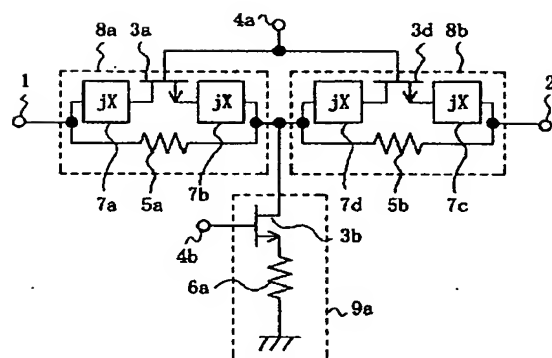
3d: スイッチ用トランジスタ
 5b: 直列抵抗
 8b: 直列回路部

【図9】

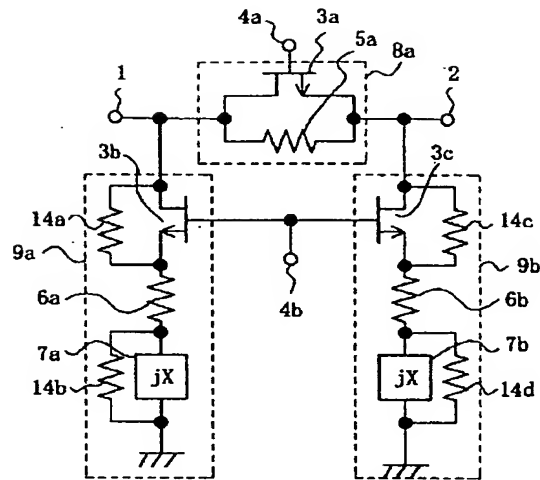


7c, 7d: 位相補正用リアクタンス

【図10】

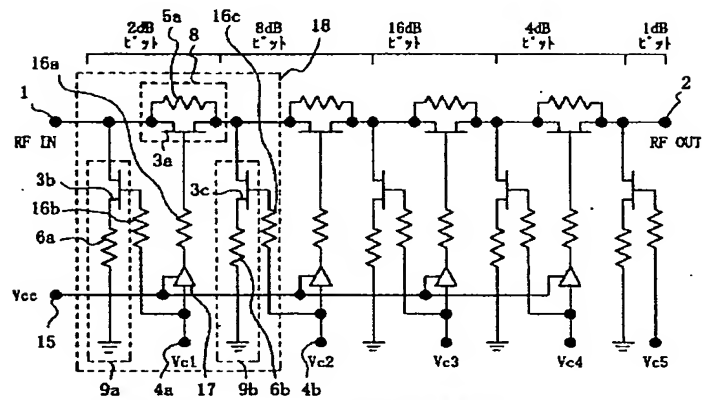


【図11】



14a, 14b, 14c, 14d: 直流動作点決定用抵抗

【図12】



1: 入力端子
2: 出力端子
3a, 3b, 3c: スイッチ用トランジスタ
4a, 4b: 制御端子
5a: 直列抵抗
6a, 6b: 並列抵抗
7a, 7b: 位相補正用リアクタンス素子
8a: 直列回路部
9a, 9b: 並列回路部

フロントページの続き

(72) 発明者 末松 憲治
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72) 発明者 前田 憲一
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(10)

特開 2 0 0 3 - 3 0 9 4 5 4

(72) 発明者 生島 貴之

東京都千代田区丸の内二丁目 2 番 3 号 三
菱電機株式会社内

F ターム(参考) 5J098 AA03 AA11 AA14 AA16 AB32
AB34 AC04 AC05 AC10 AC20
AD14 DA08 EA01 GA09